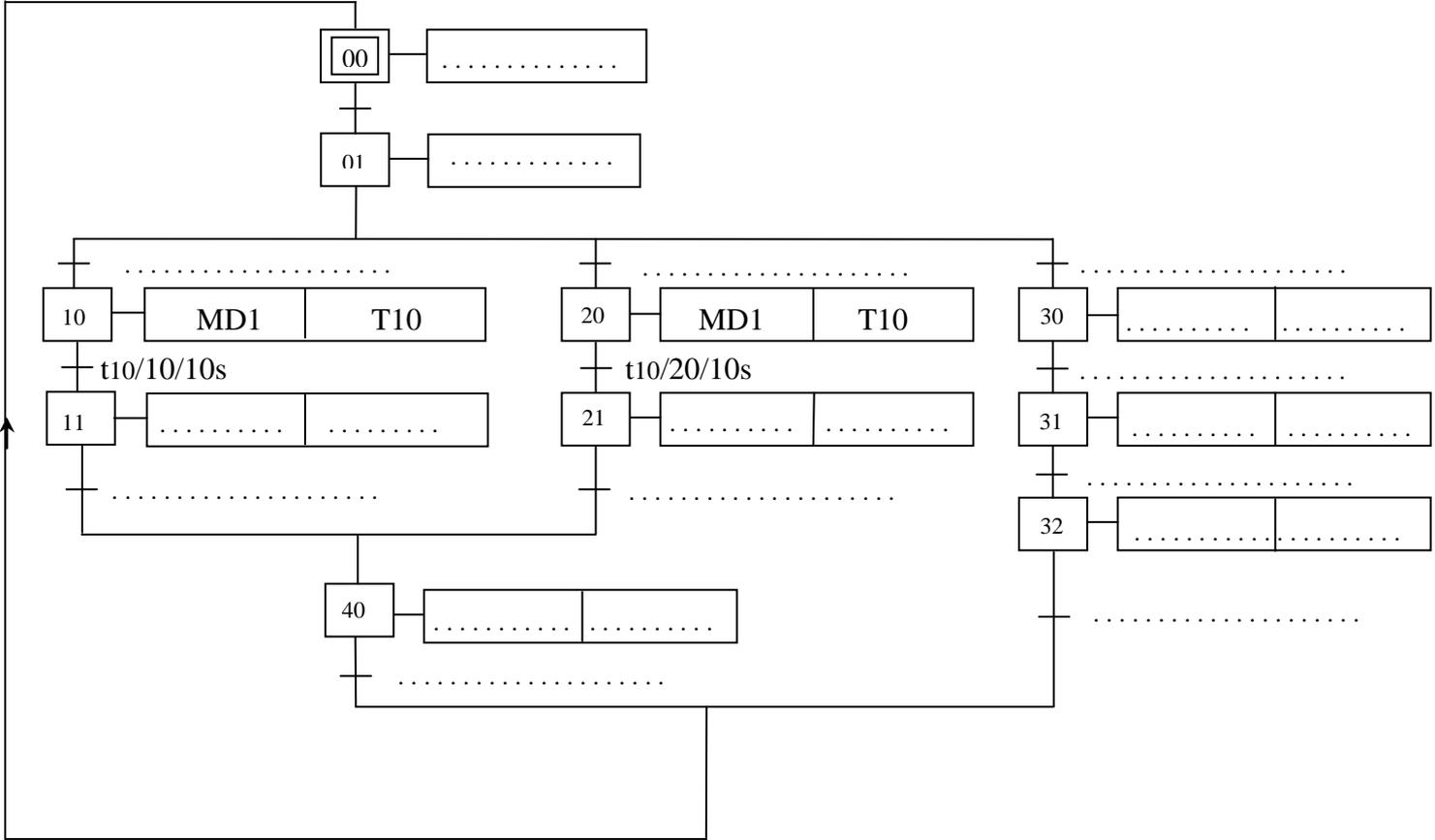




**I-ETUDE DE LA PARTIE COMMANDE :**

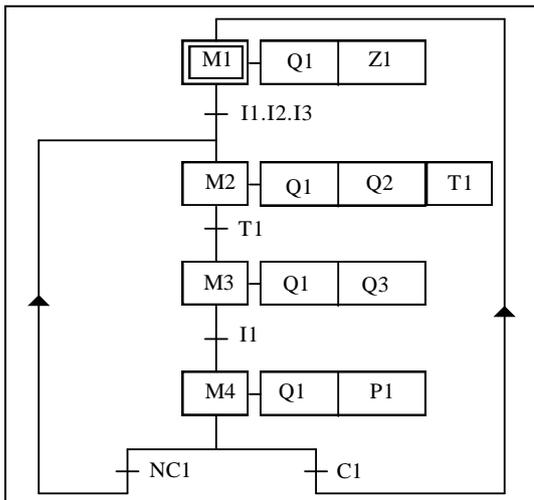
I-1.En se référant au GRAFCET système et au tableau des choix technologiques ( voir dossier technique), compléter le GRAFCET de point de vue partie opérative correspondant. [3 pts]



I-2. Une partie du système est gérée par un automate industriel de type AEG020 . Selon le GRAFCET codé automate , écrire le programme correspondant : [2 pts]

GRAFCET codé automate :

Programme :

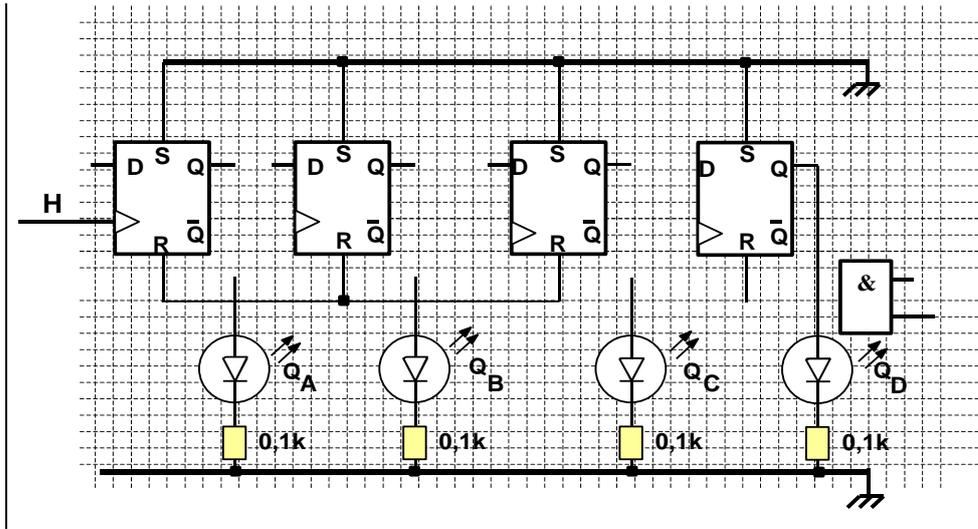


Adr	Inst	Adr	Inst	Adr	Inst	Adr	inst
1:		13:		22:		34:	
2:		13:		23:		35:	
3:		14:		24:		36:	
4:		15:		25:		37:	
5:		16:		26:		36:	
6:		17:		27:		37:	
7:		18:		28:		38:	
8:		18:		29:		39:	
9:		19:		30:		40:	
10:		20:		31:			
11:		21:		32:			
12:		21:		33:			

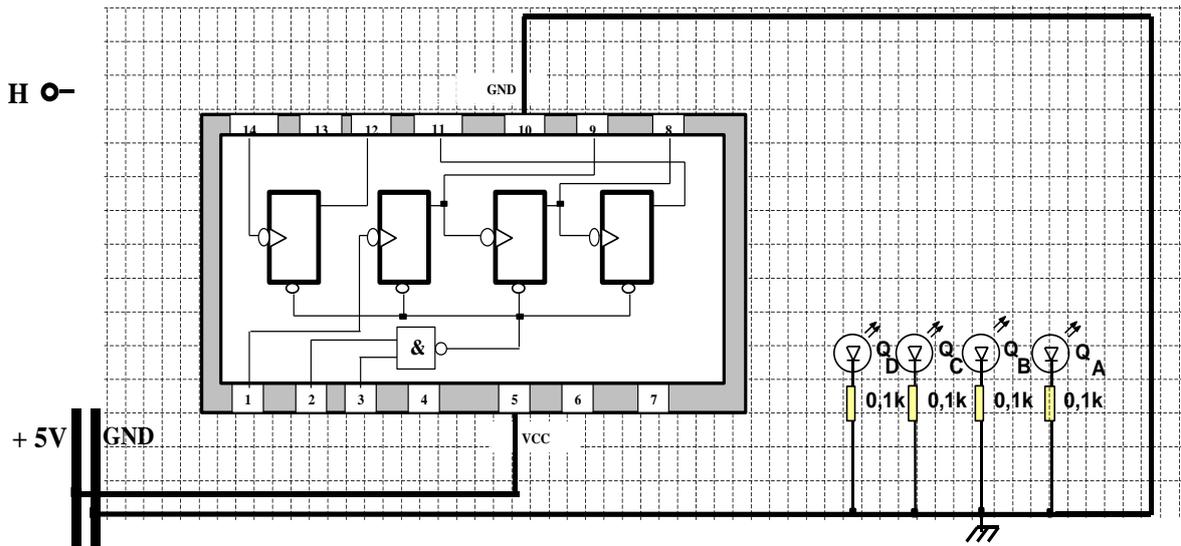
**II-ETUDE DE LA FONCTION COMPTAGE :**

Un capteur non représenté délivre une impulsion notée H (horloge) chaque fois qu'on atteint 10 cafés distribués. On désire compter le nombre de cafés distribués.

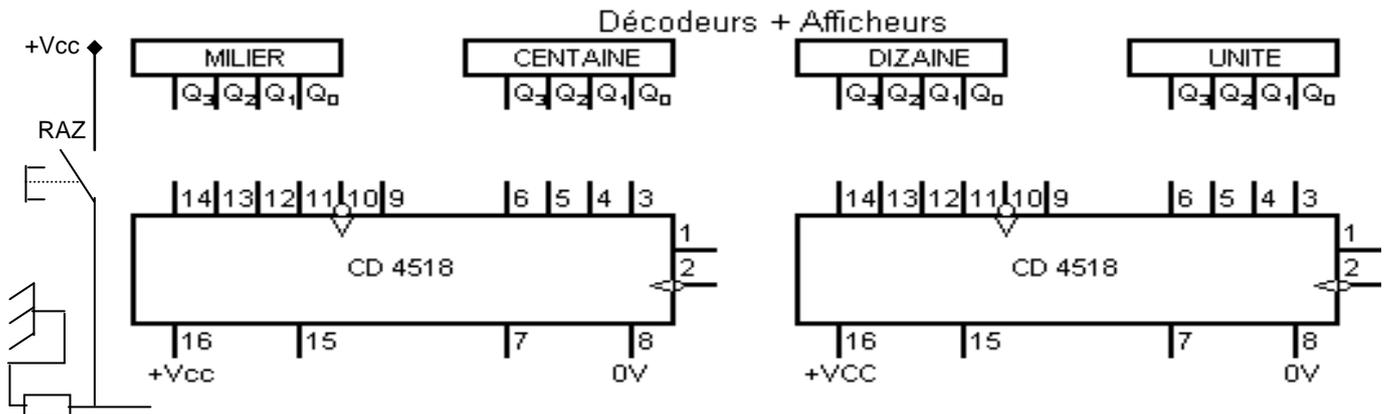
II-1. Compléter le schéma de câblage du compteur asynchrone modulo 10 à l'aide des bascules D à front montant du CI 4013. [1 pt]



II-2. On veut remplacer le compteur modulo 10, déjà étudié, par le compteur intégré asynchrone binaire CI 74LS93/ 1, Compléter le schéma de câblage. [1.5 pts]



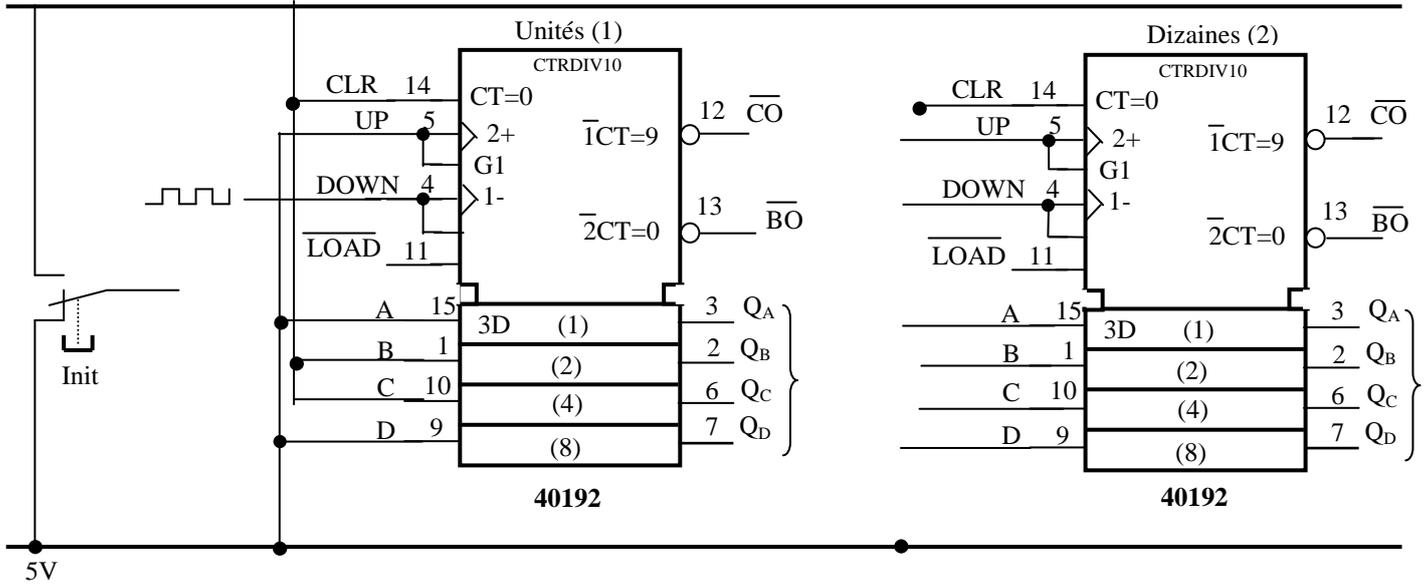
II-3. en utilisant le CI4518 (voir dossier technique), et en tenant compte d'une remise à zéro manuelle, proposer une solution pour réaliser un compteur modulo 10000. [1.5 pts]



II-4. Pour pouvoir suivre la quantité de café épuisée (utilisée), Sur le schéma suivant, on demande de réaliser les liaisons qui conviennent pour :

- permettre la mise à « 9 » des deux circuits suite à une impulsion sur le bouton poussoir « Init »

0V - avoir un décompteur modulo 100. [1.5 pts]

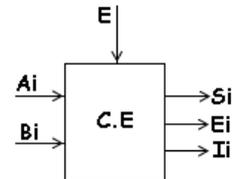


II-5. Un signal d'alarme s'enclenche lorsque on a 25 doses restantes, Donner la valeur du mot binaire qui représente la sortie du décompteur et qui correspond au déclenchement du signal d'alarme. [0.75 pt]

2QD	2QC	2QB	2QA	1QD	1QC	1QB	1QA

**III-ETUDE DE LA FONCTION COMPARAISON :**

Le comparateur des deux nombres binaires à 4 bits **A(A3A2A1A0)** et **B(B3B2B1B0)** est réalisé par l'association en cascade de 4 comparateurs élémentaires à 2 bits avec une entrée E qui autorise la comparaison (E = 0 pas de comparaison). Le schéma fonctionnel du comparateur élémentaire est donné par la figure ci-contre.



III-1. Compléter la table de vérité du comparateur élémentaire : [1.5 pts]

E	Ai	Bi	Si (A > B)	Ei (A = B)	Ii (A < B)
0	0	0	0	0	0
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

III-2. Déterminer les équations de Si et Ii en fonction de E, Ai et Bi : [0.5 pts]

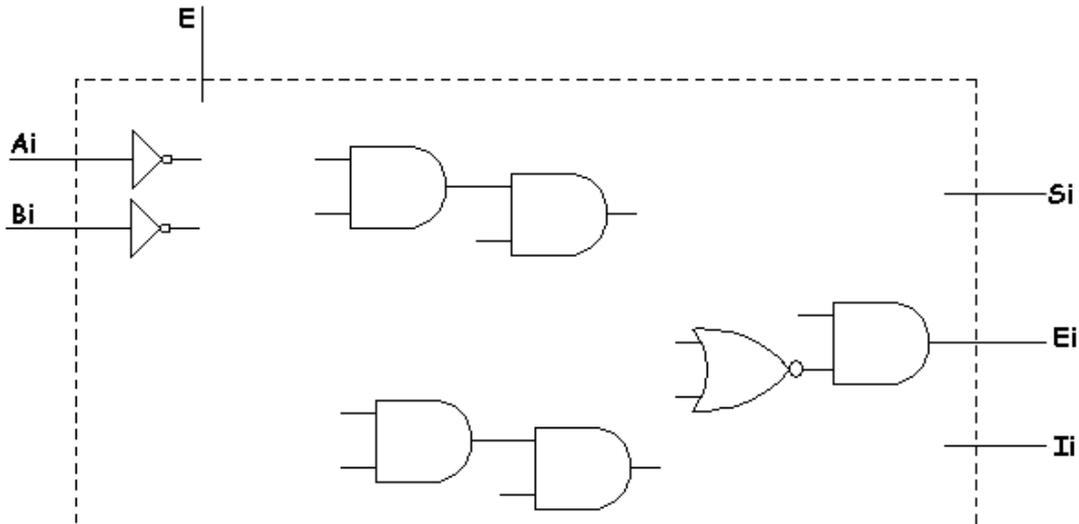
Si = .....

Ii = .....

III-3. Montrer que Ei = E. (Si ↓ Ii) : [1 pt]

.....  
 .....  
 .....

III-4. Compléter le logigramme du comparateur élémentaire : [1.5 pts]



**IV-ETUDE DE L'UAL:**

Le système est équipé d'une UAL capable de réaliser plusieurs fonctions résumées dans le tableau ci-dessous. Et selon l'adresse donnée au décodeur, l'unité réalise une fonction bien déterminée. Exp. Si  $(E2E1E0)=000$  alors  $Y0=1$  et si  $(E2E1E0)=111$  alors  $Y7=1$ . On donne dans le dossier technique le schéma interne d'un additionneur complet 1 bit.

IV-1. Complétez le tableau suivant puis répondre aux questions posées. (0,25 pt)

E2	E1	E0	Opérations réalisées
..	0	0	$F=a$ et $b$
..	0	1	$F=a$ ou $b$
..	1	0	$F=a \oplus b$
..	1	1	$F= \bar{a}$
..	..	..	$F= \bar{b}$
..	..	..	$F= a$ ou $\bar{b}$
..	..	..	$F= a \oplus \bar{b}$
..	..	..	$F= a$ plus $b$

IV-2. Quelles sont les opérations arithmétiques réalisées par ce circuit ? [0.5 pt]

.....

IV-3. Quelles sont les opérations logiques réalisées par ce circuit ? [0.5 pt]

.....  
 .....  
 .....

IV-4.- Sur la figure de la page suivante complétez la structure interne de cette UAL . [3 pts]

